

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭60-55421

⑬ Int. Cl.⁴

G 06 F 1/00
3/06

識別記号

1 0 2

庁内整理番号

E-6913-5B
6974-5B

⑭ 公開 昭和60年(1985)3月30日

審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 データ処理装置

⑯ 特 願 昭58-162492

⑰ 出 願 昭58(1983)9月6日

⑱ 発 明 者 木 谷 茂 寿 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

⑲ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号

⑳ 代 理 人 弁理士 谷 義 一

明 細 書

1. 発明の名称

データ処理装置

2. 特許請求の範囲

データ処理に必要な情報を格納する主記憶手段と、該主記憶手段の容量拡張用として用いる補助記憶手段と、少なくとも該補助記憶手段に対して給電する電源とを有するデータ処理装置において、

前記補助記憶手段と前記電源との間に介在して当該電源の開閉を行う電流開閉手段と、

前記補助記憶手段内の情報を一時的に格納する一時記憶手段と、

前記補助記憶手段内の必要な情報を少なくとも前記主記憶手段および前記一時記憶手段のいずれかに転送し、当該転送が終了したときに前記電源開閉手段を開放して前記補助記憶手段に対する給電を停止する制御手段とを具備したことを特徴とするデータ処理装置。

3. 発明の詳細な説明

〔技術分野〕

本発明は、消費電力の低減を図ったデータ処理装置に関し、特に、電池駆動による小型携帯型のデータ処理装置に好適なものである。

〔従来技術〕

近年、マイクロプロセッサやメモリ等に見られる集積回路化の半導体技術の進歩により、小型携帯型の各種データ処理装置が広く商品化されるようになってきた。さらに、半導体技術の開発は、TTL やM-MOS のIC技術を経て、消費電力のより少ないC-MOS 技術へと進んでいる。これをマイクロプロセッサ部分だけから見れば、数年前のミニコンピュータにも匹敵する高い機能を有し、消費電力もきわめて少ないので駆動電源として電池を使用することが可能になった。

一方、データ処理装置の重要な構成要素である補助記憶装置においても、フロッピーディスク装置の小型化やハードディスク装置の小型化、あるいは磁気バブルメモリの大容量化などにより、携

帯型のデータ処理装置の機能を高度化するのに益々適した環境になってきている。

そこで、第1図に示すような携帯型のデータ処理装置が一般に提案されている。

ここで、1はマイクロプロセッサ等で構成された中央演算処理装置(以下、CPUと称する)、2はフルキーボードやテンキーパットなどからなる入力装置、3はCRTディスプレイ装置や液晶ディスプレイまたはプラズマディスプレイ等の表示出力装置、4はCPU1の制御手順である制御プログラムや各構成要素からのデータ等を格納するICメモリ等の主記憶装置、5はフロッピーディスク装置やハードディスク装置または磁気バブルメモリ等の補助記憶装置である。

さらに、8はCPU1からの制御指令を受けて補助記憶装置5へのデータの書き込みおよび読み出しを制御する補助記憶制御装置、7は主記憶装置4に記憶されたデータの補助記憶装置5への転送、あるいはその逆方向の転送の際に、データの読み書きの同期をとるためにデータを一時記憶する

データラッチである。

8は上述の各構成要素1~7に所定の電力を供給する電源であり、一般に電池である。この電池8からプラス電源線8Aおよびマイナス電源線8Bを通じて補助記憶装置5に比較的大きな所定の電力を供給する。さらに、この電池8から他のプラス電源線8Cおよびマイナス電源線8Dを通じて、補助記憶装置5以外の他の構成要素1~4および6,7に対して所定の電力を供給する。

しかしながら、このような従来装置においては、補助記憶装置5として用いたフロッピーディスク装置やハードディスク装置が、直流モータ(不図示)により重量のある比較的大きな円盤状のテーブル等を常時回転させているので、電力を常時消費し、その消費電力は10数ワット以上にもなる。また、磁気バブルメモリを補助記憶装置5として用いた場合においても、上述の直流モータほどの電力消費はないが、バブルを駆動する交流磁界発生のために所定の電力を常時消費している。

そのため、これらの補助記憶装置5の駆動電力源である電池8の容量を大きくせざるを得ないので、従来装置では携帯型とはいっても、装置全体としては重量がありかつ大型化をせざるを得ないという重大な欠点があった。

【目的】

本発明の目的は、上述した欠点を除去し、所定のデータ処理に先立ち、補助記憶装置の記憶内容をバッファメモリ等の他の内部記憶装置に転送した後、補助記憶装置への電源を次のデータ処理まで遮断することにより、フロッピーディスク装置などの比較的消費電力の大きい補助記憶装置を常時駆動しなくても通常のデータ処理業務が可能となるようにして、消費電力および電源容量を低減化し、さらには、装置全体を小型化かつ軽量化できるようにしたデータ処理装置を提供することにある。

【実施例】

以下、図面を参照して本発明を詳細に説明する。

第2図は本発明データ処理装置の構成の一例を示し、ここで、第1図と同様の部分についてはその詳細な説明は省略する。

第2図において、8は補助記憶装置5と電池8間に接続する電力供給線(電源線)8Aに介在して供給電流の開閉を行うスイッチ(SW)である。このスイッチ9としては、リレースイッチあるいはトランジスタスイッチ等の小型スイッチが好適である。10はスイッチ9の開閉を制御するフリップフロップ(F/F)であり、その出力信号Qを切り換え制御信号としてスイッチ9に送出する。

11はCPU1からの制御指令を受けて補助記憶装置5の駆動制御を行う補助記憶制御装置である。さらに、この補助記憶制御装置11は、上述のフリップフロップ10に対してセット信号Sおよびリセット信号Rを交互に送出するとともに、バッファメモリ制御部12に対しても制御信号を送出する。

バッファメモリ制御部12は、CPU1および補助記憶制御装置11からの制御指示に応じてバッファメモリ13に使用の要求を与える。このバッファメモ

り13は、補助記憶装置5内のデータを転送して一時記憶するものである。14はバスマルチプレクサ(BUS MPX)であり、バッファメモリ制御部12からの制御信号によりCPU1の内部バスと補助記憶装置5のデータバスとを切換えて、この切り換えたバスとバッファメモリ13のデータバスとを接続する。なお、補助記憶装置5にはあらかじめ制御プログラムとデータファイルとが格納されているものとする。

次に、第2図に示す本発明装置の動作例を第3図のフローチャートを参照して説明する。

まず、電源を投入すると、補助記憶制御装置11からセット信号Sが送出されてフリップフロップ10がセットされ、その出力Qによりスイッチ9が閉成状態となるので、補助記憶装置5に対し電池8から給電される(ステップST1およびステップST2参照)。

次いで、CPU1は、補助記憶装置5に格納されている制御プログラムを読み出す旨の指令を補助記憶制御装置11に与える。この読み出し指令に応じ

する。

このようにして、主記憶装置4への制御プログラムの転送が完了すると、この転送を完了した主記憶装置4内の制御プログラムに従ってCPU1が制御動作を開始する。その制御プログラムによりCPU1は、制御プログラム自身が使用するデータファイルを補助記憶装置5からバッファメモリ13内に転送すべき旨の指令を補助記憶制御装置11に与える。補助記憶制御装置11は、上述のデータファイルを補助記憶装置5から読み出す旨の信号を補助記憶装置5に対して送出するとともに、バッファメモリ制御部12に対してバッファメモリ13の使用の要求信号を送出する。この要求信号に応じて、バッファメモリ制御部12は上述のデータファイルを補助記憶装置5からバッファメモリ13内に転送する(ステップST7およびST8参照)。

そのため、バッファメモリ制御部12の制御信号により、バスマルチプレクサ14は、まずCPU1の内部バスとバッファメモリ13のデータバスとを切換し、次に、補助記憶装置5のデータバスとバッ

て、補助記憶制御装置11は、補助記憶装置5から必要なプログラムデータを読み出す旨の読み出し信号を補助記憶装置5に対して送出するとともに、バッファメモリ制御部12に対してバッファメモリ13の使用の要求信号を送出する。この要求信号に応じて、バッファメモリ制御部12は上述のプログラムデータを補助記憶装置5からバッファメモリ13に転送するように制御する(ステップST3およびST4参照)。

このプログラムの転送が完了すると、さらに主記憶装置4に対してバッファメモリ13内のプログラムデータを転送する(ステップST5およびST6参照)。

そのため、バッファメモリ制御部12の制御信号により、バスマルチプレクサ14は、まず補助記憶装置5からバッファメモリ13へのデータ転送では補助記憶装置5のデータバスとバッファメモリ13のデータバスとを接続し、次に、バッファメモリ13から主記憶装置4へのデータ転送ではCPU1の内部バスとバッファメモリ13のデータバスとを接続

する。

このデータ転送が完了すると、データ処理に必要な制御プログラムが主記憶装置4にすべて格納され、かつ、データファイルがバッファメモリ13にすべて格納されたことになる。

そこで、CPU1は補助記憶制御装置11に対して補助記憶装置5への給電を停止する旨の指令を送出する。この停止指令により、補助記憶制御装置11は、フリップフロップ10をリセットするリセット信号Rをフリップフロップ10に送出し、このフリップフロップ10の出力Qによりスイッチ9が開放状態となるので、補助記憶装置5への給電は停止する(ステップST9参照)。

このようにして、補助記憶装置5への給電を停止した後であっても、主記憶装置4内に格納される制御プログラムとバッファメモリ13内に格納されるデータファイルとを使用して、通常のデータ処理業務が可能である。すなわち、キーボード入力による操作者の操作により、表示出力装置3への出力、あるいはバッファメモリ13内のデータ

ファイルの参照、更新および登録などの通常のデータ処理業務が可能である（ステップST10参照）。

データ処理業務が完了すると、CPU1は補助記憶制御装置11に対して補助記憶装置5への給電を再開する旨の指令を送出する。この指令に基づき、補助記憶制御装置11は、セット信号Sをフリップフロップ10に送出して再びフリップフロップ10をセットしてスイッチ8を閉成状態とし、補助記憶装置5に電池8からの給電を再開する（ステップST11参照）。

次に、CPU1はデータ処理業務において更新されたデータファイルを再び補助記憶装置5へ転送すべき旨の指令を補助記憶制御装置11に送出する。この指令に応じて、補助記憶制御装置11は、バッファメモリ制御部12にバッファメモリ13の使用要求信号を送出し、この要求信号に応じて、バッファメモリ13からデータファイルを補助記憶装置5に転送する。この際、バスマルチプレクサ14は、補助記憶装置5のデータバスとバッファメモリ13

のデータバスとを接続する（ステップST12およびST13参照）。

このように、更新されたデータファイルの補助記憶装置5への転送が完了した後に、主記憶装置4内のプログラムデータの補助記憶装置5への転送が必要なきときには、いつでもその転送を実行する。

以上の処理が完了した時点で、機作者が、本データ処理装置の電源をオフにすれば、すべてのデータ処理業務が完了する（ステップST14参照）。

なお、本例ではどこでも気軽に使用できるような携帯型のデータ処理装置の適用例としたので、その電源として電池を用いた例について説明したが、これに代えて電源を一般の商用電源とすることができるのは勿論である。さらにまた、上述の電源として電池と商用電源とを並設し、この電池と商用電源とをその使用場所に応じて選択して使用できるように構成しても好適である。

【効果】

以上説明したように、本発明によれば、補助記憶手段への供給線に介在させた電源開閉手段と、補助記憶手段内の情報を一時的に記憶するバッファメモリなどの記憶手段とを具え、この補助記憶手段内の必要な情報を上述の記憶手段に書き込んだ後は、上述の電源開閉手段を開放状態とするようにして、比較的消費電力の大きいフロッピーディスク装置などの補助記憶手段に対して常時給電することなく通常のデータ処理業務が行えるので、装置全体の消費電力を低減することができる。

さらに、本発明によれば、電源として電池を用いるときには、その容量が小さくてもよいので、装置全体の小型化、軽量化が達成でき、たとえ従来と同じ容量の電池を使用するときであってもその消費電力が少ないので、ひいては電池の寿命を長くすることもできる。

4. 図面の簡単な説明

第1図は従来装置の構成の一例を示すブロック線図、第2図は本発明データ処理装置の構

成の一例を示すブロック線図、第3図は第2図に示す本発明データ処理装置の制御手順の一例を示すフローチャートである。

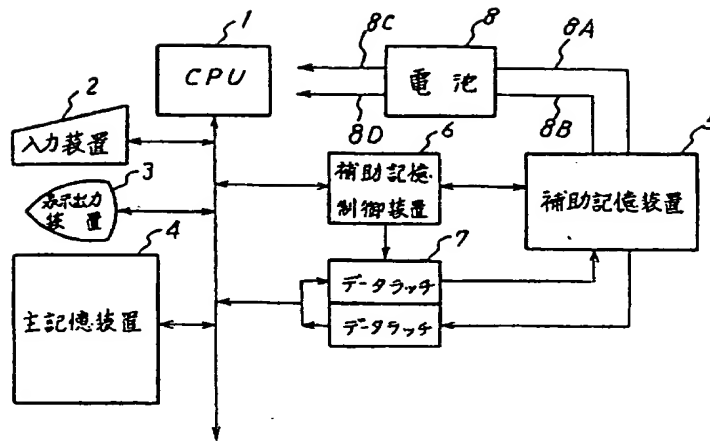
- 1 … 中央演算処理装置(CPU)、
- 4 … 主記憶装置、
- 5 … 補助記憶装置、
- 8 … 電源(電池)、
- 9 … スイッチ、
- 11 … 補助記憶制御装置、
- 13 … バッファメモリ、

特 許 出 願 人 キヤノン株式会社

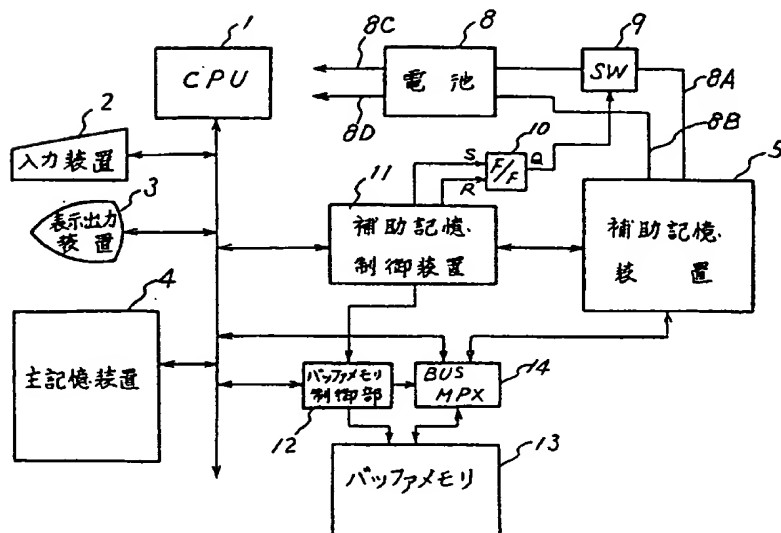
代 理 人 弁 理 士 谷 熊 一



第 1 図



第 2 図



第3図

